

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-318973

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

G02F 1/136

H01L 29/786

H01L 21/336

(21)Application number : 08-133313

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 28.05.1996

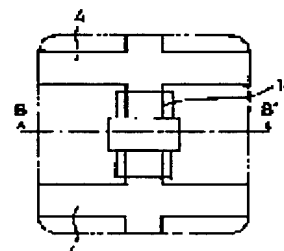
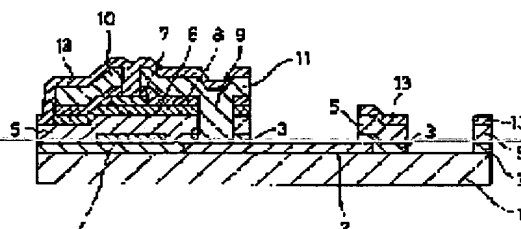
(72)Inventor : KOBAYASHI MASARU

## (54) THIN-FILM TRANSISTOR ARRAY AND ITS PRODUCTION

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To completely remove the residues of power feed wirings at the time of removing the power feed wirings between gate electrodes/wirings which are unnecessary after gate electrodes/wirings are anodically oxidized.

**SOLUTION:** Thin-film transistors(TFTs) and pixel electrodes 2 are arranged in a matrix form on a transparent insulating substrate 1. The gate electrodes/wirings 4 are anodically oxidized by energization to the power feed wirings 14 disposed to anodically oxidize the gate electrodes/wirings 4 between the gate electrodes/wirings 4 of the TFTs, by which the power feed wirings 14 made unnecessary by the anodic oxidation are cut and separated to remove. At this time, the power feed wirings 14 are removed by etching at the time of forming the apertures for separating the gate electrodes/wirings 4 and drain electrodes 11 and the interlayer insulating films 3 lower of the power feed wirings 14 are also removed by additional etching at the time of opening the upper of the pixel electrodes 2 by which the residues of the power feed wirings on the interlayer insulating films 3 are completely removed.



## LEGAL STATUS

[Date of request for examination] 07.07.1998

[Date of sending the examiner's decision of rejection] 13.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

BEST AVAILABLE COPY

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



特開平9-318973

(2)

1

2

【特許請求の範囲】

【請求項1】 透明絶縁基板上に薄膜トランジスタと画素電極とがマトリクス状に形成され、前記薄膜トランジスタにおけるゲート電極／配線どうし間にこのゲート電極／配線を陽極酸化するために設けた共通配線からなる給電配線への通電により前記ゲート電極／配線が陽極酸化されており、陽極酸化により不要となった給電配線の一部を切断分離するように除去してある薄膜トランジスタアレイであって、前記給電配線の除去が前記透明絶縁基板上に至るまで行われていることを特徴とする薄膜トランジスタアレイ。

【請求項2】 薄膜トランジスタを操作するゲート電極／配線どうし間にこのゲート電極／配線を陽極酸化するための共通配線の給電配線を設け、この給電配線への通電により前記ゲート電極／配線を陽極酸化し、その後、エッチングにより前記給電配線をこの給電配線と透明絶縁基板との間の層間絶縁膜まで除去し、さらに追加のエッチングにより前記除去したゲート電極／配線の下層間絶縁膜を前記透明絶縁基板に至るまで除去することを特徴とする薄膜トランジスタアレイの製造方法。

【請求項3】 追加のエッチングにより層間絶縁膜を透明絶縁基板に至るまで除去するに、 $CF_4$ 、 $O_2$  ガスを使用したドライエッチング法、もしくは、BHFエッチング液を使用したウェットエッチング法を用いることを特徴とする請求項2に記載の薄膜トランジスタアレイの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示装置等に用いられる薄膜トランジスタアレイおよびその製造方法に関するものである。

【0002】

【従来の技術】 薄膜トランジスタアレイ（TFTアレイ）を用いたアクティブマトリクス表示装置は、通常2枚の基板間に液晶等の表示材料を挟み、それぞれの基板に電極を設けることで、この表示材料に電圧を印加するような構成になっている。このような構成において、一方の基板上に画素電極をマトリクス状に配列し各画素電極毎に電解効果トランジスタ等の非線形素子を設け、対向する他方の基板上には透明導電膜およびカラーフィルタ等を設け、各画素電極を選択的に動作させることにより表示を行う。

【0003】 以下、従来のこの種のアクティブマトリクス表示装置について図5、図6、図7、図8を参照して説明する。図5は従来のTFTアレイの概略構成を示す平面図、図6は図5におけるC-C'線矢視の詳細断面図、図7は従来のTFTアレイの給電配線部分を示す平面図、図8(a)～(c)は図7におけるD-D'線矢視の断面図で、給電配線の除去の過程を示す図である。

【0004】 これらの図において、1は透明絶縁基板、

2は画素電極、3は画素電極2をオーバーコートする透明な層間絶縁膜、4はゲート電極／配線、5はゲート絶縁膜、6は真性半導体膜、7はパッシベーション膜（不動膜）、8はオーミックコンタクト半導体膜、9はコンタクトホール、10はソース電極／配線、11はドレイン電極、12は開口部、13は保護膜、14はゲート電極／配線4につながる給電配線である。

【0005】 この従来のアクティブマトリクス表示装置の製造方法について説明する。主に図6に示されているように、まず、透明絶縁基板1上の所定箇所に画素電極2を形成し、画素電極2を覆うように層間絶縁膜3を形成した後、TFTを操作するためのゲート電極／配線4を形成する。この際、全ゲート配線4を陽極酸化するために、ゲート電極／配線4どうしを一時的に電氣的に短絡させる共通配線としての給電配線14を、ゲート電極／配線4の形成と同時に形成する。そして、この給電配線14に通電することによりゲート電極／配線4の一部を陽極酸化して陽極酸化膜を形成する。

【0006】 次に、ゲート絶縁膜5、真性半導体膜6、パッシベーション膜7をこの順に形成し、エッチングによりパッシベーション膜7をゲート電極／配線4よりも小さくなる状態に形成する。次に、パッシベーション膜7および真性半導体膜6を覆うようにオーミックコンタクト半導体膜8を形成した後、ドライエッチング法により画素電極2とドレイン電極11とを接続するためのコンタクトホール9を形成する。このコンタクトホール9を形成するときに、ゲート電極／配線4を1本ずつに独立分離するために、まず、図8(a)に示すように、ゲート電極／配線4を陽極酸化するための給電配線14の上部のゲート絶縁膜5を除去しておく。

【0007】 次に、画素電極2およびオーミックコンタクト半導体膜8を覆うようにソース電極／配線10およびドレイン電極11となるべき層を形成し、その層をソース電極／配線10とドレイン電極11とに分断するために、その層においてパッシベーション膜7に達する開口部12をエッチングにより形成するが、この開口部12を形成するときに、図8(b)に示すように、給電配線14の一部を切断分離するように除去する。

【0008】 次に、図8(c)に示すように、保護膜13を形成し、最後に画素電極2の上部を開口する（図6参照）。

【0009】

【発明が解決しようとする課題】 しかしながら、上記従来の技術の薄膜トランジスタアレイの製造方法において、ゲート電極／配線4の陽極酸化後は、ゲート電極／配線4どうし間の電氣的短絡を招くことから給電配線14が不必要になり、この給電配線14の一部をエッチングにて切断分離するように除去するが、図8(c)に示すように、残された層間絶縁膜3上に給電配線14の残渣14aが残っている場合があり、この場合にはゲ-

(3)

特開平9-318973

3

ト電極/配線4どうし間で電気的な短絡を生じてしまい、画像表示した際に隣接ショートとなって線欠陥が発生するという問題がある。

【0010】本発明は、上記従来の薄膜トランジスタアレイの課題を解決するためになされたもので、給電配線残渣による電気的短絡を無くすることができる薄膜トランジスタアレイおよびその製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明は、上記目的を達成するために、ゲート電極/配線どうし間の給電配線に通電してゲート電極/配線を陽極酸化した後、不要となった給電配線をエッチングにより除去した後、さらに追加のエッチング工程によりゲート電極/配線下の層間絶縁膜をも除去し、層間絶縁膜上の給電配線残渣を除去するようにしたものである。層間絶縁膜上の給電配線残渣は層間絶縁膜の除去によって完全に除去されることになり、ゲート電極/配線どうし間の電気的短絡を確実に無くすることができる。

【0012】

【発明の実施の形態】本発明に係る請求項1の薄膜トランジスタアレイは、透明絶縁基板上に薄膜トランジスタと画素電極とがマトリクス状に形成され、前記薄膜トランジスタにおけるゲート電極/配線どうし間にこのゲート電極/配線を陽極酸化するために設けた共通配線からなる給電配線への通電により前記ゲート電極/配線が陽極酸化されており、陽極酸化により不要となった給電配線の一部を切断分離するように除去してある薄膜トランジスタアレイであって、前記給電配線の除去が前記透明絶縁基板に至るまで行われていることを特徴としている。ゲート電極/配線を陽極酸化するために設けた給電配線は陽極酸化後はゲート電極/配線どうしが短絡するので不要となり、除去しなければならないが、この給電配線の除去を従来の技術のように層間絶縁膜までで止めてしまうのではなく、透明絶縁基板に至るまで給電配線の除去を進めてあるので、層間絶縁膜上の給電配線残渣が完全に除去されることになり、ゲート電極/配線どうし間の電気的短絡を確実に無くことができ、したがって、画像表示した際の隣接ショートによる線欠陥の発生を確実に防止することができる。

【0013】本発明に係る請求項2の薄膜トランジスタアレイの製造方法は、薄膜トランジスタを操作するゲート電極/配線どうし間にこのゲート電極/配線を陽極酸化するための共通配線の給電配線を設け、この給電配線への通電により前記ゲート電極/配線を陽極酸化し、その後、エッチングにより前記給電配線をこの給電配線と透明絶縁基板との間の層間絶縁膜まで除去し、さらに追加のエッチングにより前記除去したゲート電極/配線の下の層間絶縁膜を前記透明絶縁基板に至るまで除去することを特徴としている。追加のエッチングによりゲ

4

ト電極/配線の下層間絶縁膜を透明絶縁基板に至るまで除去するので、給電配線残渣が完全に除去されて、ゲート電極/配線どうし間の電気的短絡が無く、画像表示した際の隣接ショートによる線欠陥の発生が無い薄膜トランジスタアレイを製造することができる。

【0014】本発明に係る請求項3の薄膜トランジスタアレイの製造方法は、上記請求項2において、追加のエッチングにより層間絶縁膜を透明絶縁基板に至るまで除去するのに、CF<sub>4</sub>/O<sub>2</sub>ガスを使用したドライエッチング法、もしくは、BHFエッチング液を使用したウェットエッチング法を用いることを特徴としている。この方法によれば、層間絶縁膜の透明絶縁基板に至るまでの除去を確実なものとする。

【0015】以下、本発明に係る薄膜トランジスタアレイおよびその製造方法の実施の形態について、図面に基づいて詳細に説明する。

【0016】図1は実施の形態に係るアクティブマトリクス表示装置に用いられる薄膜トランジスタアレイの概略構成を示す平面図、図2は図1におけるA-A'線矢視の断面図、図3は薄膜トランジスタアレイ基板の給電配線部分を示す平面図、図4(a)～(c)は図3におけるB-B'線矢視の断面図で、給電配線の除去の過程を示す図である。

【0017】まず図2において、ガラス等の透明絶縁基板1上に酸化錫を含む酸化インジウム等の透明導電膜をスパッタリング法等で堆積する。その後、ホトリソグラフィ等の方法で画素電極2を形成する。次に、この画素電極2を覆うように酸化珪素等による透明な層間絶縁膜3を常圧化学気相成長(常圧CVD)法等で堆積する。次いでスパッタリング法等でアルミニウム等のゲート材料を堆積し、フォトリソプロセス並びにエッチング加工により、薄膜トランジスタを操作するためのゲート電極/配線4と給電配線14(図3)を形成する。給電配線14は、ゲート電極/配線4を陽極酸化するためにゲート電極/配線4どうし間に設けた共通配線である。図1において、15は薄膜トランジスタアレイ上の給電配線部分を示している。給電配線14に通電することにより、各ゲート電極/配線4の表面を陽極酸化してゲート絶縁膜とする。

【0018】次に、窒化珪素によるゲート絶縁膜5をプラズマCVD法等により堆積し、次いで非ドーブ水素化アモルファスシリコン等の真性半導体膜6およびそれに対して十分なエッチング選択比を有するパッシベーション膜7である窒化珪素等をプラズマCVD法等により堆積する。次に、パッシベーション膜7をエッチング法により少なくともゲート電極/配線4よりも小さくなる状態で薄膜トランジスタのチャンネル部に島状に形成した後、リン等をドーブした水素化アモルファスシリコン等のオーミックコンタクト半導体膜8をプラズマCVD法等で堆積する。

(4)

特開平9-318973

5

6

【0019】次に、画素電極2とドレイン電極11とを接続するためのコンタクトホール9をドライエッチング法等により形成する。このコンタクトホール9を形成するときに、ゲート電極/配線4を1本ずつに独立分離するために、まず、図4(a)に示すように、給電配線部分15においてゲート電極/配線4を陽極酸化するための給電配線14の上部のゲート絶縁膜5を切断分離するように除去しておく。

【0020】次に、アルミニウム等の金属をスパッタリング法等により堆積し、ソース電極/配線10およびドレイン電極11となるべき層を形成し、その層をソース電極/配線10とドレイン電極11とに分離するために、フォトリソプロセス並びにエッチング加工を行う。そのとき、パッシベーション膜7に達する開口部12を形成するが、この開口部12を形成するときに、図4(b)に示すように、給電配線部分15において給電配線14の一部を切断分離するように層間絶縁膜3まで除去する。場合によっては、層間絶縁膜3上に給電配線残渣14aが残っていることがある。

【0021】次に、保護膜13をプラズマCVD法等により堆積し、フォトリソプロセス並びにドライエッチング法等により画素電極2の上部を開口するが、このとき同時に、図4(c)に示すように、給電配線部分15において層間絶縁膜3の一部を切断分離するように透明絶縁基板1に至るまで除去することにより、従来の技術の場合に層間絶縁膜3上に残った給電配線残渣14aを確実に除去してしまう。このとき、層間絶縁膜3を透明絶縁基板1に至るまで除去するドライエッチングにCF<sub>4</sub>、/O<sub>2</sub>、ガスを用いると、層間絶縁膜3の除去が確実に行われる。

【0022】上記プロセスに示すように、ゲート電極/配線4を陽極酸化するために設けたが、陽極酸化後には不要となった給電配線14を除去するために、コンタクトホール9を形成する際のドライエッチングによりまずゲート絶縁膜5を除去し、次いで、ソース電極/配線10とドレイン電極11とを分離するための開口部12を形成するときエッチングにより給電配線14を除去し、最後に画素電極2上に開口を形成する際のエッチングにより層間絶縁膜3を透明絶縁基板1に至るまで除去して、層間絶縁膜3上の給電配線残渣14aをも確実に除去する。すなわち、給電配線14を除去した後、さらに追加のエッチング工程を経ることにより、層間絶縁膜3とともに給電配線残渣14aを確実に除去してしまう。このように、層間絶縁膜3上に残る可能性のある給電配線残渣14aを層間絶縁膜3の除去により確実に除去してしまうので、ゲート電極/配線4どうしの電気的短絡を確実に無くすることができ、したがって、画像表示した際の隣接ショートによる輝欠陥の発生を確実に防止することができる。

【0023】なお、上記実施の形態では、層間絶縁膜3

を酸化珪素としたが、追加エッチングで除去できる膜であれば、これ以外のものでも使用できることはいうまでもない。

【0024】また、上記実施の形態では、ドライエッチングにより追加エッチングを行っているが、層間絶縁膜3を除去できるなら、ウェットエッチングでも適用できることはいうまでもない。例えば、BHFエッチング液を用いたウェットエッチング法でも層間絶縁膜3を透明絶縁基板1に至るまで確実に除去することができる。

【0025】また、上記実施の形態は、ゲート電極/配線4どうしをつなぐ給電配線14に適用したものであるが、ソース電極/配線10どうしをつなぐ給電配線に上記の方法を適用してもよく、同様の効果が得られる。

【0026】

【発明の効果】以上のように、本発明によれば、ゲート電極/配線を陽極酸化するためにゲート電極/配線どうし間に設けた給電配線を除去するに当たり、給電配線をエッチングにより除去した後、さらに追加のエッチングによりゲート電極/配線下の層間絶縁膜をも除去し、層間絶縁膜上の給電配線残渣を除去するようにしたものであるから、層間絶縁膜上の給電配線残渣は完全に除去されることになり、ゲート電極/配線どうしの電気的短絡を確実に無くし、画像表示した際の隣接ショートによる輝欠陥の発生を確実に防止することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る薄膜トランジスタアレイの概略構成を示す平面図である。

【図2】図1におけるA-A'線矢視の詳細断面図である。

【図3】実施の形態における薄膜トランジスタアレイの給電配線部分を示す平面図である。

【図4】図3におけるB-B'線矢視の断面図で、給電配線の除去の過程を示す図である。

【図5】従来の技術に係る薄膜トランジスタアレイの概略構成を示す平面図である。

【図6】図5におけるC-C'線矢視の詳細断面図である。

【図7】従来の技術における薄膜トランジスタアレイの給電配線部分を示す平面図である。

【図8】図7におけるD-D'線矢視の断面図で、給電配線の除去の過程を示す図である。

【符号の説明】

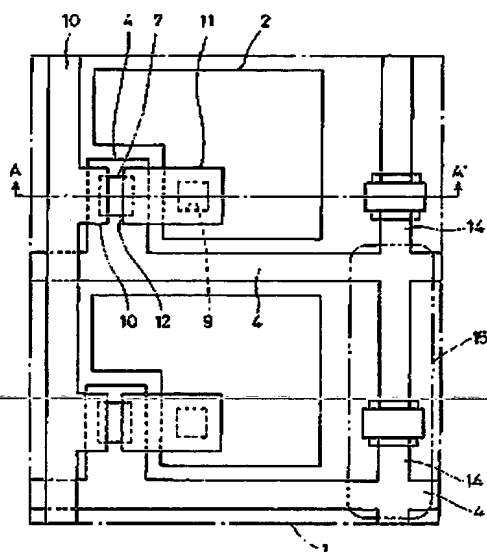
- 1……透明絶縁基板
- 2……画素電極
- 3……層間絶縁膜
- 4……ゲート電極/配線
- 5……ゲート絶縁膜
- 6……真性半導体膜
- 7……パッシベーション膜
- 8……オーミックコンタクト半導体膜

(5) 特開平9-318973

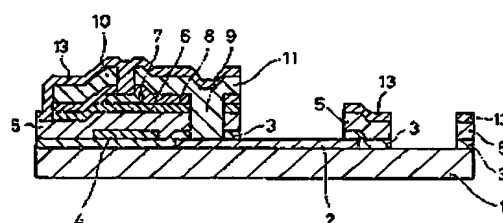
9.....コンタクトホール  
10.....ソース電極/配線  
11.....ドレイン電極  
12.....開口部

\* 13.....保護膜  
14.....給電配線  
14a.....給電配線残渣  
\* 15.....給電配線部分

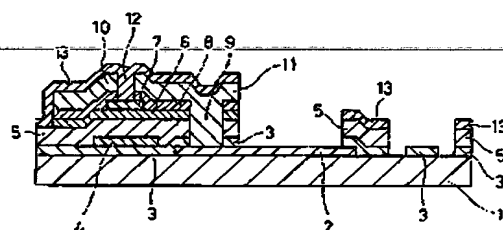
【図1】



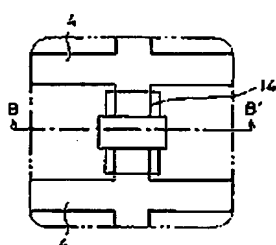
【図2】



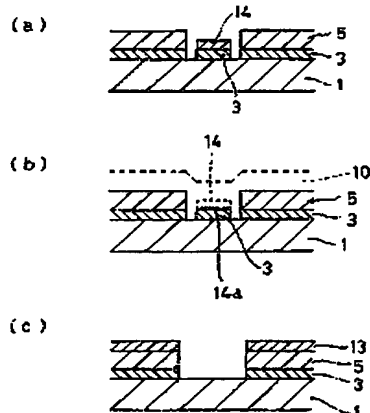
【図6】



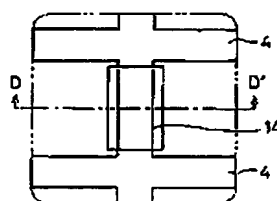
【図3】



【図4】



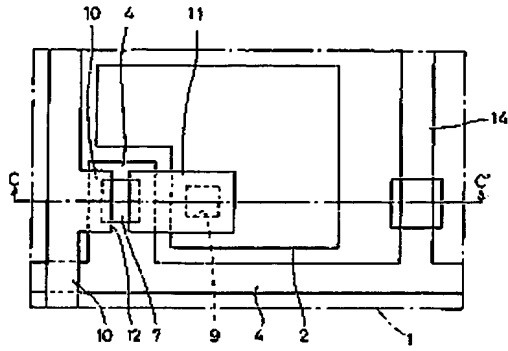
【図7】



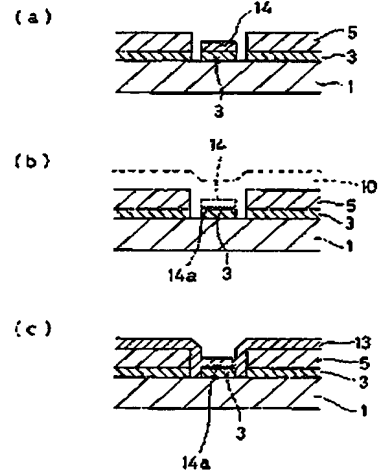
(5)

特開平9-318973

【図5】



【図8】





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**